

強誘電体膜、強誘電体キャパシタ、強誘電体メモリ、圧電素子、半導体素子、強誘電体膜の製造方法、及び強誘電体キャパシタの製造方法

5 本願では、2002年10月24日に出願された日本特許出願2002-309487の内容、及び2003年3月19日に出願された日本特許出願2003-76129の内容、及び2003年3月26日に出願された日本特許出願2003-85791の内容、及び2003年8月18日に出願された日本特許出願2003-294072の内容、及び2003年8月27日に出願された日本特許出願2003-302900の内容がそのまま含まれる。

10

BACKGROUND OF THE INVENTION

本発明は、強誘電体膜、強誘電体キャパシタ、強誘電体メモリ、圧電素子、半導体素子、強誘電体膜の製造方法、及び強誘電体キャパシタの製造方法に関する。

15 近年、PZT、SBT等の強誘電体膜や、これを用いた強誘電体キャパシタ、強誘電体メモリ装置等の研究開発が盛んに行われている。強誘電体メモリ装置の構造は1T型、1T1C型、2T2C型、単純マトリクス型に大別できる。この中で、1T型は構造上キャパシタに内部電界が発生するためリテンション（データ保持）が1ヶ月と短く、半導体一般で要求される10年保証は不可能といわれている。1T1C型、2T2C型は、DRAMと殆ど同じ構成であり、選択用トランジスタを有するために、DRAMの製造技術を生かすことができる。また、20 1T1C型、2T2C型は、SRAM並みの書き込み速度が実現されるため、現在までに256kbit以下の小容量品が商品化されている。

これまで強誘電体材料としては、主に $Pb(Zr, Ti)O_3$ (PZT) が用いられている。PZTの場合、Zr/Ti比が52/48あるいは40/60といった、稜面体品及び正方晶の混在領域及びその近傍の組成が用いられている。また、PZTの場合、La、Sr、Caといった元素がドーピングされて用いられることもある。この領域が用いられているのは、メモリ素子に最も必要な信頼性を確保するためである。ヒステリシス形状は、Tiをリッチに含む正方晶領域が良好であるが、イオン性結晶構造に起因するショットキー欠陥が発生する。こ

のため、リーク電流特性あるいはインプリント特性（いわゆるヒステリシスの変形の度合い）不良が発生してしまい、信頼性を確保することが困難である。

一方、単純マトリックス型は、1 T 1 C 型、2 T 2 C 型に比べセルサイズが小さく、またキャパシタの多層化が可能であるため、高集積化、低コスト化が期待
5 されている。

また、従来の単純マトリックス型強誘電体メモリ装置に関しては、日本国特開平 9-116107 号公報等に表示されている。同公開公報においては、メモリセルへのデータ書き込み時に、非選択メモリセルへ書き込み電圧の $1/3$ の電圧を印加する駆動方法が表示されている。

10 しかしながら、この技術においては、動作に必要とされる強誘電体キャパシタのヒステリシスループに関しては、具体的に記載されていない。実際に動作が可能な単純マトリックス型強誘電体メモリ装置を得るには角型性の良好なヒステリシスループが必要不可欠である。これに対応可能な強誘電体材料としては、T i リッチな正方晶の P Z T が候補として考えられるが、既述の 1 T 1 C 及び 2 T 2 C
15 型強誘電体メモリ同様、信頼性の確保が最重要課題となる。

また、P Z T 正方晶は、メモリ用途に適した角型性を有するヒステリシス特性を示すが、信頼性に乏しく実用化されていない。その理由は、以下の通りである。

まず、結晶化後の P Z T 正方晶薄膜は、T i 含有率が高ければ高いほど、リーク電流密度が高くなる傾向がある。加えて、+あるいは一方向のどちらか一方に
20 一回だけデータを書き込んで、100℃に加熱保持した後、データを読み出す、いわゆるスタティックインプリント試験を行うと、24 h 後には、殆ど書き込んだデータが残っていない。これらは、イオン性結晶である P Z T 及び P Z T の構成元素である P b と T i 自身の抱える本質的なものであり、このことが構成元素の大部分が P b 及び T i からなる P Z T 正方晶薄膜の抱える最大の課題となっ
25 ている。この課題は、P Z T ペロブスカイトがイオン性結晶であることが大きく、P Z T が抱える本質的なものである。

図 4 4 は、P Z T の各構成元素の結合にまつわる主なエネルギーの一覧である。P Z T は結晶化後に酸素空孔を多く含むことが知られている。すなわち、図 4 4 より、P b-O は P Z T 構成元素中、結合エネルギーが最も小さく、焼成加熱時

や、分極反転時に簡単に切れることが予想される。すなわち、Pbが抜けると電荷中性の原理よりOが抜けてしまう。

次に、インプリント試験等の加熱保持時には、PZTの各構成元素は振動し衝突を繰り返していることになるが、PZT構成元素中でTiは最も軽く、高温保持時の振動衝突により抜け易い。したがって、Tiが抜けると電荷中性の原理よりOが抜ける。また、Pb: +2、Ti: +4の最大価数で結合に寄与しているため、Oが抜ける以外に電荷中性が成り立たない。すなわち、PZTはPb及びTiといった陽イオン1つに対しOという陰イオンが2つ抜けやすく、いわゆるショットキー欠陥を容易に形成する。

ここで、PZT結晶中の酸素欠損によるリーク電流の発生のメカニズムについて説明する。図45A～図45Cは、一般式 $ABO_{2.5}$ で表されるブラウンミラライト型結晶構造を有する酸化物結晶におけるリーク電流の発生を説明するための図である。図45Aに示すように、ブラウンミラライト型結晶構造は、一般式 ABO_3 で表されるPZT結晶などが持つペロブスカイト型結晶構造に対して酸素欠損を有する結晶構造である。そして、図45Bに示すように、ブラウンミラライト型結晶構造では、陽イオンの隣は酸素イオンが来るため、陽イオン欠陥は、あまりリーク電流増大の原因にはなりにくい。しかしながら、図45Cに示すように、酸素イオンはPZT結晶全体に直列で繋がっており、酸素欠損が増えることにより結晶構造がブラウンミラライト型結晶構造となると、リーク電流もそれ

に従って増大してしまうのである。

また、上記したリーク電流の発生に加えて、PbおよびTiの欠損や、それに伴うOの欠損は、いわゆる格子欠陥であり、図46に示すような空間電荷分極の原因となる。すると、PZT結晶には強誘電体の分極による電界によって格子欠陥による反電界が生じてしまい、いわゆるバイアス電位が掛かった状態となり、この結果、ヒステリシスがシフトあるいは減極してしまう。さらに、この現象は、温度が高くなるほど速やかに生じてしまう。

以上はPZTの抱える本質的な問題であり、純粋なPZTでは上記の問題を解決困難であると考えられ、現在に至るまで正方晶のPZTを用いたメモリ素子で十分な特性を有するものは実現していない。

また、強誘電体メモリにおいては、強誘電体キャパシタに含まれる強誘電体膜の結晶状態がデバイスの特性を決定する要因の一つとなる。そして、強誘電体メモリの製造工程では、層間絶縁膜や保護膜を形成する工程を有し、水素を大量に発生するプロセスが使用される。このとき、強誘電体膜は、主として酸化物から形成されているため、製造工程中に発生した水素により酸化物が還元され、強誘電体キャパシタの特性に望ましくならぬ影響を与えることがある。

このため、従来の強誘電体メモリにおいては、強誘電体キャパシタの特性劣化を防止するためにアルミ酸化膜やアルミ窒化膜などのバリア膜により強誘電体キャパシタを被覆することによってキャパシタの耐還元性を担保していた。しかし、これらのバリア膜は強誘電体メモリの高集積化に際して余剰な占有領域を必要とするものであり、また生産性の面からも、強誘電体メモリをより簡便なプロセスによって製造できる手法が望まれている。

BRIEF SUMMARY OF THE INVENTION

本発明の目的は、1 T 1 C、2 T 2 C及び単純マトリクス型強誘電体メモリのいずれにも使用可能なヒステリシス特性を持つ強誘電体キャパシタを含む、1 T 1 C、2 T 2 C及び単純マトリクス型強誘電体メモリを提供することにある。また、本発明の他の目的は、上記強誘電体メモリに好適な強誘電体膜およびその製造方法を提供することにある。さらに、本発明の他の目的は、上記強誘電体膜を用いた圧電素子および半導体素子を提供することにある。また、本発明の他の目的は、バリア膜を不要とした簡便なプロセスで十分な特性を担保できる、強誘電体キャパシタ、その製造方法、および強誘電体キャパシタを用いた強誘電体メモリを提供することにある。

本発明に係る強誘電体膜は、 $AB_{1-x}Nb_xO_3$ の一般式で示され、A元素は、少なくともPbからなり、B元素は、Zr、Ti、V、W、Hf及びTaのうち、少なくとも一つ以上の組み合わせからなり、 $0.05 \leq x < 1$ の範囲でNbを含む。

BRIEF DESCRIPTION OF THE SEVERAL VIEWS OF THE DRAWING

図 1 は、強誘電体キャパシタを模式的に示す断面図である。

図 2 は、P Z T N 膜をスピコート法で形成するためのフローチャートを示す図である。

5 図 3 は、強誘電体キャパシタの P (分極) - V (電圧) ヒステリシス曲線を示す図である。

図 4 A ~ 図 4 C は、実施例 1 における P Z T N 膜の表面モフォロジーを示す図である。

図 5 A ~ 図 5 C は、実施例 1 における P Z T N 膜の結晶性を示す図である。

10 図 6 A ~ 図 6 C は、実施例 1 における P Z T N 膜の膜厚と表面モフォロジーとの関係を示す図である。

図 7 A ~ 図 7 C は、実施例 1 における P Z T N 膜の膜厚と結晶性との関係を示す図である。

図 8 A ~ 図 8 C は、実施例 1 における P Z T N 膜の膜厚とヒステリシス特性を示す図である。

15 図 9 A ~ 図 9 C は、実施例 1 における P Z T N 膜の膜厚とヒステリシス特性を示す図である。

図 10 A および図 10 B は、実施例 1 における P Z T N 膜のリーク電流特性を示す図である。

20 図 11 A は、実施例 1 における P Z T N 膜の疲労特性を示す図である。図 11 B は、実施例 1 における P Z T N 膜のスタティックインプリント特性を示す図である。

図 12 は、実施例 1 におけるオゾン T E O S による SiO_2 保護膜が形成された強誘電体キャパシタの構造を示す図である。

25 図 13 は、実施例 1 におけるオゾン T E O S による SiO_2 保護膜を形成した後の強誘電体キャパシタのヒステリシス特性を示す図である。

図 14 は、実施例 1 における従来の P Z T 膜のリーク電流特性を示す図である。

図 15 は、実施例 1 における従来の P Z T 膜を用いた強誘電体キャパシタの疲労特性を示す図である。

図 1 6 は、実施例 1 における従来の P Z T 膜を用いた強誘電体キャパシタのステイックインプリント特性を示す図である。

図 1 7 A および図 1 7 B は、実施例 2 における P Z T N 膜のヒステリシス特性を示す図である。

5 図 1 8 A および図 1 8 B は、実施例 2 における P Z T N 膜のヒステリシス特性を示す図である。

図 1 9 A および図 1 9 B は、実施例 2 における P Z T N 膜のヒステリシス特性を示す図である。

図 2 0 は、実施例 2 における P Z T N 膜の X 線回折パターンを示す図である。

10 図 2 1 は、実施例 2 における P Z T N 結晶中の P b 欠損量と N b の組成比の関係を示す図である。

図 2 2 は、ペロブスカイト結晶である $W O_3$ の結晶構造を説明するための図である。

図 2 3 A ~ 図 2 3 C は、実施例 3 における P Z T N 膜の形成工程を模式的に示す断面図である。

図 2 4 A および図 2 4 B は、実施例 3 における P Z T N 膜の格子定数の変化を説明するための図である。

図 2 5 は、実施例 3 における P Z T N 膜と P l 金属膜との格子不整合率の変化を説明するための図である。

20 図 2 6 は、参考例における従来の P Z T 膜をスピンコート法で形成するためのフローチャートを示す図である。

図 2 7 A ~ 図 2 7 E は、参考例における P Z T 膜の表面モフォロジーを示す図である。

図 2 8 A ~ 図 2 8 E は、参考例における P Z T 膜の結晶性を示す図である。

25 図 2 9 A および図 2 9 B は、参考例における正方晶 P Z T 膜のヒステリシスを示す図である。

図 3 0 は、参考例における従来の正方晶 P Z T 膜のヒステリシスを示す図である。

図 3 1 A および図 3 1 B は、参考例における正方晶 P Z T 膜の脱ガス分析結果を示す図である。

図 3 2 A ～図 3 2 C は、強誘電体キャパシタの製造工程を示す図である。

図 3 3 A および図 3 3 B は、強誘電体キャパシタのヒステリシス特性を示す図
5 である。

図 3 4 は、強誘電体キャパシタの電気的特性を示す図である。

図 3 5 A は、単純マトリクス型の強誘電体メモリ装置を模式的に示す平面図である。図 3 5 B は、単純マトリクス型の強誘電体メモリ装置を模式的に示す断面
図である。

10 図 3 6 は、メモリセルアレイが周辺回路と共に同一基板上に集積化されている強誘電体メモリ装置の一例を示す断面図である。

図 3 7 A は、1 T 1 C 型強誘電体メモリを模式的に示す断面図である。図 3 7 B は、1 T 1 C 型強誘電体メモリを模式的に示す等価回路図である。

図 3 8 A ～図 3 8 C は、強誘電体メモリの製造工程を示す図である。

15 図 3 9 は、記録ヘッドの分解斜視図である。

図 4 0 A は、記録ヘッドの平面図である。図 4 0 B は、記録ヘッドの断面図である。

図 4 1 は、圧電素子の層構造を模式的に示す断面図である。

図 4 2 は、インクジェット式記録装置の一例を示す概略図である。

20 図 4 3 A は、P Z T に T a を添加した強誘電体膜のヒステリシス特性を示す図である。図 4 3 B は、P Z T に W を添加した強誘電体膜のヒステリシス特性を示す図である。

図 4 4 は、P Z T 系強誘電体の構成元素の結合に関する諸特性を示す図である。

図 4 5 A ～図 4 5 C は、ブラウンミラライト型結晶構造のショットキー欠陥を
25 説明するための図である。

図 4 6 は、強誘電体の空間電荷分極を説明するための図である。

DETAILED DESCRIPTION OF THE EMBODIMENT

(1) 本実施の形態に係る強誘電体膜は、 $AB_{1-x}Nb_xO_3$ の一般式で示され、A元素は、少なくともPbからなり、B元素は、Zr、Ti、V、W、Hf及びTaのうち、少なくとも一つ以上からなり、 $0.05 \leq x < 1$ の範囲でNbを含む。

- 5 また、A元素は、 $Pb_{1-y}Ln_y$ ($0 < y \leq 0.2$) からなることができる。そして、Lnは、La、Ce、Pr、Nd、Pm、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、Yb及びLuのうち、少なくとも一つ以上からなることができる。

- 10 (2) 本実施の形態に係る強誘電体膜は、 $(Pb_{1-y}A_y)(B_{1-x}Nb_x)O_3$ の一般式で示され、A元素は、La、Ce、Pr、Nd、Pm、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、Yb及びLuのうち、少なくとも一つ以上からなり、B元素は、Zr、Ti、V、W、Hf及びTaのうち、一つ以上からなり、 $0.05 \leq x < 1$ (より好ましくは、 $0.1 \leq x \leq 0.3$) の範囲でNbを含む。

- 15 (3) 本実施の形態に係る強誘電体膜は、Zr組成よりもTi組成が多く、かつTi組成のうち、2.5モル%以上40モル%以下 (より好ましくは、10モル%以上30モル%以下) がNbに置換されているPZT系強誘電体膜である。また、このPZT系強誘電体膜は、正方晶系および稜面体晶系の少なくとも一方の結晶構造を有することができる。さらに、このPZT系強誘電体膜は、0.5
20 モル%以上 (より好ましくは、0.5モル%以上、5モル%未満) のSi或いはSi及びGeを含むことができる。また、このPZT系強誘電体膜は、ゾルゲル溶液を用いて形成することができる。

- 25 (4) 本実施の形態に係る強誘電体膜は、 ABO_3 の一般式で表され、Aサイトの構成元素としてPbを含み、Bサイトの構成元素として少なくともZrおよびTiを含むPZT系強誘電体膜である。このPZT系強誘電体膜は、AサイトのPb欠損量が前記 ABO_3 の化学量論的組成に対して多くとも20モル%以下である。この強誘電体膜は、前記AサイトのPb欠損量の $1/2$ に相当する組成比でBサイトにNbを含むことができる。この強誘電体膜は、BサイトにおけるTi組成がZr組成よりも高く、かつ稜面体晶系の結晶構造を有することができ

る。また、この強誘電体膜は、ゾルゲル溶液を用いて形成することができる。

(5) 本実施の形態に係る強誘電体膜の製造方法は、P Z T系強誘電体膜の製造方法であって、前記ゾルゲル溶液として、P b Z r O₃用ゾルゲル溶液、P b T i O₃用ゾルゲル溶液、およびP b N b O₃用ゾルゲル溶液を混合したものを用いる。

本実施の形態に係る強誘電体膜の製造方法において、前記ゾルゲル溶液として、さらにP b S i O₃用ゾルゲル溶液を混合したものを用いることができる。

(6) 本実施の形態に係る強誘電体膜の製造方法は、P Z T系強誘電体膜の製造方法であって、Aサイトの構成元素であるP bの化学量論的組成を1とした場合に、P bが0.9~1.2の範囲で含まれるゾルゲル溶液を用いて形成する。

(7) 本実施の形態に係る強誘電体膜の製造方法は、前記P Z T系強誘電体膜を、白金系金属からなる金属膜上に形成することを含むことができる。

(8) 本実施の形態に係る強誘電体膜の製造方法において、前記白金系金属は、P tおよびI rの少なくともいずれか一つであることができる。

(9) 本実施の形態に係る強誘電体メモリは、予めS iウェハ上に形成されたCMOSトランジスタのソース或いはドレイン電極のどちらかと導通している第1電極と前記第1電極上に形成された強誘電体膜、前記強誘電体膜上に形成された第2電極、とを含み、前記第1電極、前記強誘電体膜及び前記第2電極によって構成されるキャパシタが、予めS iウェハ上に形成されたCMOSトランジスタによって選択動作を行う強誘電体メモリであって、前記強誘電体膜は、T i比率が50%以上の正方晶P Z Tからなり、T i組成のうち5モル%以上40モル%以下がN bで置換され、同時に1モル%以上のS i及びG eを含む強誘電体膜からなる。

(10) 本実施の形態に係る強誘電体メモリは、予め作りこまれた第1電極と、前記第1電極と交差する方向に配列された第2電極と、少なくとも前記第1電極と前記第2電極との交差領域に配置された強誘電体膜とを、含み、前記第1電極、前記強誘電体膜及び前記第2電極によって構成されるキャパシタがマトリクス状に配置された強誘電体メモリであって、前記強誘電体膜は、T i比率が50%以

上の正方晶PZTからなり、Ti組成のうち5モル%以上40モル%以下がNbで置換され、同時に1モル%以上のSi及びGeを含む強誘電体膜からなる。

(11) 本実施の形態に係る強誘電体メモリの製造方法は、第1の原料溶液であるPbZrO₃形成用ゾルゲル溶液と第2の原料溶液であるPbTiO₃形成用ゾルゲル溶液と第3の原料溶液であるPbNbO₃形成用ゾルゲル溶液と第4の原料溶液であるPbSiO₃形成用ゾルゲル溶液をコート後に結晶化する工程を含み、前記、第1、第2、及び第3の原料溶液は、強誘電体層を形成するための原料液であり、第4の原料溶液は、第1、第2、及び第3の原料溶液を強誘電体層として形成するために必要不可欠な触媒効果を有する常誘電体層を生成するための原料液である。

(12) 本実施の形態に係る強誘電体キャパシタの製造方法は、所与の基体上に下部電極を形成すること、前記下部電極上にPb、Zr、Ti、およびNbを構成元素として含むPZTN複合酸化物からなる強誘電体膜を形成すること、前記強誘電体膜の上に上部電極を形成すること、前記下部電極、強誘電体膜、および上部電極を被覆するように保護膜を形成すること、少なくとも前記保護膜を形成した後に、前記PZTN複合酸化物を結晶化するための熱処理を行うこと、を含む。

本実施の形態によれば、強誘電体膜の材料としてPb、Zr、Ti、およびNbを構成元素として含むPZTN複合酸化物を用いて、かかるPZTN複合酸化物の結晶化を保護膜形成後に行う。このため、仮に保護膜の形成時において強誘電体膜がプロセス中に発生した水素によるダメージを受けていたとしても、その後結晶化のための熱処理が行われることで、かかるダメージを回復しつつPZTN複合酸化物が結晶化される。従って、従来のように、強誘電体膜を還元反応から保護するためのバリア膜の形成プロセスを省略することができ、生産性の向上および生産コストの低減を図ることができる。

(13) 本実施の形態に係る強誘電体キャパシタの製造方法において、前記強誘電体膜は、形成時に酸化雰囲気下で仮熱処理が施され、前記PZTN複合酸化物を結晶化するための熱処理が行われるまでアモルファス状態とされていることができる。

この態様によれば、強誘電体膜は結晶化されるまでアモルファス状態とされている。このため、この態様の強誘電体膜では、保護膜形成までアモルファス状態であることにより粒界拡散による結晶品質の劣化を防止することができる。そして、アモルファス状態の強誘電体膜は、酸化雰囲気下で仮熱処理が施されているので、膜中に酸素が導入されている。このため、結晶化のための熱処理時には、雰囲気中に含まれるガス種に依存することなくP Z T N複合酸化物の結晶化を行うことができる。

(14) 本実施の形態に係る強誘電体キャパシタの製造方法において、前記保護膜は、酸化シリコン膜であって、トリメチルシランを用いて形成されることができる。

この態様によれば、酸化シリコン膜の形成に一般的に用いられているテトラメチルオルトシリケート (TEOS) に比べて、プロセス中の発生水素量が少ないトリメチルシラン (TMS) を用いて酸化シリコン膜からなる保護膜を形成するため、強誘電体膜への還元反応によるダメージを低減することができる。

(15) 本実施の形態に係る強誘電体キャパシタの製造方法では、前記P Z T N複合酸化物を結晶化するための熱処理を非酸化雰囲気中で行うことができる。

この態様によれば、結晶化のための熱処理を非酸化雰囲気中で行うため、例えば、プロセス中のデバイスにキャパシタ以外の周辺部材 (例えば、金属配線) などが含まれる場合であっても、かかる周辺部材に対して高温熱処理による酸化ダメージを与えることを防止することができる。

(16) 本実施の形態の強誘電体キャパシタは、上記された強誘電体キャパシタの製造方法を用いて形成される。

(17) また、本実施の形態の強誘電体膜および強誘電体キャパシタは、これを用いた、強誘電体メモリ、圧電素子、および半導体素子に適用することができる。

以下、本発明に好適な実施の形態について、図面を参照しながらより詳細に説明する。

1. 強誘電体膜、強誘電体キャパシタ、およびそれらの製造方法

図1は、本発明の実施形態に係る強誘電体膜101を用いた強誘電体キャパシタ100を模式的に示す断面図である。

図1に示すように、強誘電体キャパシタ100は、強誘電体膜101、第1電極102、および第2電極103から構成される。

5 第1電極102及び第2電極103は、Pt、Ir、Ru等の貴金属の単体または前記貴金属を主体とした複合材料よりなる。第1電極102及び第2電極103に強誘電体の元素が拡散すると電極と強誘電体膜101との界面部に組成ずれが生じヒステリシスの角型性が低下するため、第1電極102及び第2電極103には強誘電体の元素が拡散しない緻密性が要求される。第1電極102及び
10 第2電極103の緻密性を上げるためには、例えば、質量の重いガスでスパッタ成膜する方法、Y、La等の酸化物を貴金属電極中に分散させる等の方法がとられる。

強誘電体膜101は、Pb、Zr、Tiを構成元素として含む酸化物からなるPZT系強誘電体を用いて形成される。特に、本実施の形態では、この強誘電体
15 膜101をTiサイトにNbをドーピングしたPb(Zr、Ti、Nb)O₃ (PZTN)を採用することを特徴とする。

NbはTiとサイズ（イオン半径が近く、原子半径は同一である。）がほぼ同じで、重さが2倍あり、格子振動による原子間の衝突によっても格子から原子が
20 Nb⁵⁺によりPb抜けの価数を補うことができる。また結晶化時に、Pb抜けが発生したとしても、サイズの大きなOが抜けるより、サイズの小さなNbが入る方が容易である。

また、Nbの原子価は+4価も存在するため、Ti⁴⁺の代わりは十分に行うことが可能である。更に、実際にはNbは共有結合性が非常に強く、Pbも抜け難
25 くなっていると考えられる（H. Miyazawa, E. Natori, S. Miyashita; Jpn. J. Appl. Phys. 39 (2000) 5679）。

これまでも、PZTへのNbドーピングは、主にZrリッチの稜面体晶領域で行われてきたが、その量は、0.2~0.025mol%（J. Am. Cera

m. Soc., 84 (2001) 902; Phys. Rev. Lett., 83 (1999) 1347) 程度と、極僅かなものである。このようにNbを多量にドーピングすることができなかった要因は、Nbを例えば10モル%添加すると、結晶化温度が800℃以上に上昇してしまうことによるものであったと考えられる。

5 そこで、強誘電体膜101を形成する際には、更に PbSiO_3 シリケートを例えば、1～5モル%の割合で添加することが好ましい。これによりPZTNの結晶化エネルギーを軽減させることができる。すなわち、強誘電体膜101の材料としてPZTNを用いる場合、Nb添加とともに、 PbSiO_3 シリケートとを添加することでPZTNの結晶化温度の低減を図ることができる。

10 次に、本実施の形態の強誘電体キャパシタ100に適用されるPZTN強誘電体膜101の成膜方法の一例を述べる。

PZTN強誘電体膜101は、Pb、Zr、Ti、およびNbの少なくともいづれかを含む第1～第3の原料溶液からなる混合溶液を用意し、これらの混合液に含まれる酸化物を熱処理等により結晶化させて得ることができる。

15 第1の原料溶液としては、PZTN強誘電体相の構成金属元素のうち、Pb及びZrによる PbZrO_3 ペロブスカイト結晶を形成するため縮重合体をn-ブタノール等の溶媒に無水状態で溶解した溶液が例示できる。

20 第2の原料溶液としては、PZTN強誘電体相の構成金属元素のうち、Pb及びTiによる PbTiO_3 ペロブスカイト結晶を形成するため縮重合体をn-ブタノール等の溶媒に無水状態で溶解した溶液が例示できる。

第3の原料溶液としては、PZTN強誘電体相の構成金属元素のうち、Pb及びNbによる PbNbO_3 ペロブスカイト結晶を形成するため縮重合体をn-ブタノール等の溶媒に無水状態で溶解した溶液が例示できる。

25 上記第1、第2及び第3の原料溶液を用いて、例えば、 $\text{PbZr}_{0.2}\text{Ti}_{0.8}\text{Nb}_{0.2}\text{O}_3$ (PZTN) からなる強誘電体膜101を形成する場合、(第1の原料溶液) : (第2の原料溶液) : (第3の原料溶液) = 2 : 6 : 2の比で混合することができる。しかし、この混合溶液をそのまま結晶化させようとしても、PZTN強誘電体膜101を作製するには、高い結晶化温度を必要とする。すなわち、Nbを混合すると、結晶化温度が急激に上昇してしまい、700℃以下の素子化可

能な温度範囲では結晶化が不可能なため、従来では5モル%以上のNbはTiの置換元素としては用いられておらず、これまでは添加剤の域を出ていなかった。加えて、TiがZrよりも多く含まれるPZT正方晶では全く例がなかった。このことは、参考文献J. Am. Ceram. Soc., 84 (2001) 902や
5 Phys. Rev. Lett., 83 (1999) 1347等より明らかである。

そこで、本実施の形態では、上記課題を、第4の原料溶液としての、 PbSiO_3 結晶を形成するため縮重合体をn-ブタノール等の溶媒に無水状態で溶解した溶液を例えば、1モル%以上5モル%未満で上記混合溶液中に更に添加することとで解決することができる。

10 すなわち、上記第1、第2、第3及び第4溶液の混合溶液を用いることで、PZTNの結晶化温度を700℃以下の素子化可能な温度範囲で結晶化させることが可能となる。

具体的には、図2に示したフローチャートに従い強誘電体膜101を成膜する。混合溶液塗布工程（ステップST11）、アルコール除去工程～乾燥熱処理工程
15 ～脱脂熱処理工程（ステップST12、ステップST13）の一連の工程を所望の回数行い、その後に結晶化アニール（ステップST14）により焼成して強誘電体膜101を形成する。

各工程における条件の例を下記に示す。

まず、Si基板上にPt等の電極用貴金属を被覆して下部電極を成膜する（ステップST10）。次に、混合液の塗布をスピンコートなどの塗布法で行う（ステップST11）。具体的には、Pt被覆基板上に混合溶液を滴下する。滴下された溶液を基板全面に行き渡らせる目的で500rpm程度でスピンを行った後、50rpm以下に回転数を低下させて10秒ほど回転させる。乾燥熱処理工程は150℃～180℃で行う（ステップST13）。乾燥熱処理は大気雰囲気下で
25 ホットプレート等を用いて行う。同様に脱脂熱処理工程では300℃～350℃に保持されたホットプレート上で、大気雰囲気下で行う（ステップST13）。結晶化のための焼成は、酸素雰囲気中でサーマルラピッドアニール（RTA）等を用いて行う（ステップST14）。

また焼結後の膜厚は100～200nm程度とすることができる。次に、上部電極をスパッタ法等により形成した後に（ステップST15）、第2電極と強誘電体薄膜との界面形成、および強誘電体薄膜の結晶性改善を目的としてポストアニールを、焼成時と同様に、酸素雰囲気中でRTA等を用いて行い（ステップS

5 T16）、強誘電体キャパシタ100を得る。

以下では、PZTN強誘電体膜101を用いることによる強誘電体キャパシタ100へのヒステリシス特性への影響を考察する。

図3は、強誘電体キャパシタ100のP（分極）-V（電圧）ヒステリシス曲線を模式的に示した図である。まず、電圧+Vs印加すると分極量P（+Vs）となり、
10 その後、電圧を0にすると分極量Prとなる。さらに、電圧を-1/3Vsとした時、分極量はP（-1/3Vs）となる。そして、電圧を-Vsとした時には分極量はP（-Vs）となり、再び電圧0とした時に分極量-Prとなる。また、電圧を+1/3Vsとした時には、分極量はP（+1/3Vs）となり、再び電圧を+Vsとした時、分極量は再びP（+Vs）に戻る。

15 また、強誘電体キャパシタ100は、ヒステリシス特性において以下のような特徴をも有する。まず、一旦電圧Vsを印加して分極量P（+Vs）にした後、-1/3Vsの電圧を印加して、さらに印加電圧を0とした時、ヒステリシスループは図3中矢印Aに示す軌跡をたどり、分極量は安定な値PO（0）を持つ。また、一旦電圧-Vsを印加して分極量をP（-Vs）にした後、+1/3Vsの電圧を
20 印加して、さらに印加電圧を0とした時、ヒステリシスループは図2中矢印Bに示す軌跡をたどり、分極量は安定な値PO（1）を持つ。この分極量PO（0）と分極量PO（1）の差が充分にとれていれば、前記特開平9-116107号公報等
に開示されている駆動法により単純マトリクス型強誘電体メモリ装置を動作させることが可能である。

25 そして、本実施の形態の強誘電体キャパシタ100によれば、結晶化温度の低温化、ヒステリシスの角型性の向上、Prの向上が図れる。また、強誘電体キャパシタ100によるヒステリシスの角型性の向上は、単純マトリクス型の強誘電体メモリ装置の駆動にとって重要なディスタープの安定性に顕著な効果がある。単純マトリクス型強誘電体メモリ装置においては、書き込み、読み出しを行わな

いセルにも $\pm 1/3 \text{ V s}$ の電圧がかかるため、この電圧で分極が変化しないこと、
いわゆるディスターブ特性が安定である必要がある。実際に、本願発明者は、一
般的なPZTでは分極の安定した状態から分極を反転させる方向に $1/3 \text{ V s}$ パ
ルスを 10^8 回与えると分極量は80%程度の低下が見られるが、本実施の形態
5 の強誘電体キャパシタ100によると10%以下の低下量であることを確認した。
従って、本実施の形態の強誘電体キャパシタ100を強誘電体メモリ装置に適用
すれば、単純マトリクス型メモリの実用化が可能となる。

以下に、本実施の形態についての詳細な実施例を説明する。

【実施例1】

10 本実施例では、本願発明によるPZTNと従来のPZTとを比較する。成膜フ
ローは全て前述の図2を用いた。

Pb:Zr:Ti:Nb=1:0.2:0.6:0.2、1:0.2:0.7:
0.1、及び1:0.3:0.65:0.5とした。すなわちNb添加量を全体
の5~20モル%とした。ここに PbSiO_3 を0~1%添加した。

15 この時の膜の表面モフォロジーを図4A~図4Cに示す。また、この膜の結晶
性をX線回折法により測定すると、図5A~図5Cに示すようであった。図5A
に示される0%(なし)の場合、結晶化温度を800℃まであげても、常誘電体
パイロクロアのみが得られた。また、図5Bに示される0.5%の場合、PZT
とパイロクロアの混在であった。また、図5Cに示される1%の場合、PZT(1
20 11)単一配向膜が得られた。また結晶性もこれまで得られたことがないほど良
好なものであった。

次に PbSiO_3 の1%添加PZTN薄膜に対して、膜厚を120~200nm
としたところ、図6A~図6Cならびに図7A~図7Cに示すように、それぞ
れ膜厚に比例した結晶性を示した。なお、図6A~図6Cは、膜厚120nm~
25 200nmにおける表面モフォロジーを示す電子顕微鏡写真であり、図7A~図
7Cは、膜厚120nm~200nmにおけるPZTN薄膜の結晶性を示すX線
回折法による測定結果である。また、図8A~図8Cおよび図9A~図9Cに示
すように、膜厚が120nm~200nmの範囲の全てにおいて角型性の良好な
ヒステリシス特性が得られた。なお、図9A~図9Cは、図8A~図8Cのヒス

テリシスカーブの拡大図である。特に、図9A～図9Cに示すように、本例のPZTN薄膜では、2V以下という低い電圧でしっかりとヒステリシスが開き、かつ飽和していることが確認された。

また、リーク特性についても、図10A及び図10Bに示すように、膜組成や
5 膜厚によらず、2V印加時（飽和時）で $5 \times 10^{-8} \sim 7 \times 10^{-9} \text{ A/cm}^2$ と非常に良好であった

次に、 $\text{PbZr}_{0.2}\text{Ti}_{0.8}\text{Nb}_{0.2}$ 薄膜の疲労特性、及びスタティックインプリントを測定したところ、図11A及び図11Bに示すように、非常に良好であった。特に、図11Aに示す疲労特性は、上下電極にPtを用いているにもかかわらず、非常に良好である。
10

さらに、図12に示すように、基板601上に、下部電極601、本実施例のPZTN強誘電体膜603、上部電極603を形成した強誘電体キャパシタ600の上にオゾンTEOSによる SiO_2 膜604の形成を試みた。従来からあるPZTはオゾンTEOSによる SiO_2 膜形成を行うと、TEOSから発生する
15 水素が上部Ptを通してPZTを還元し、全くヒステリシスを示さなくなるほど、PZT結晶が壊れてしまうことが知られている。

しかしながら本実施例によるPZTN強誘電体膜603は、図13に示すように、ほとんど劣化せず、良好なヒステリシスを保持していた。すなわち、本実施例によるPZTN強誘電体膜603は耐還元性にも強いことが分かった。また、
20 本願発明による正方晶PZTN強誘電体膜603ではNbが40モル%を超えない場合、Nbの添加量に応じて、良好なヒステリシスが得られた。

次に、比較のために従来のPZT強誘電体膜の評価を行った。従来PZTとしては、それぞれ $\text{Pb}:\text{Zr}:\text{Ti}=1:0.2:0.8$ 、 $1:0.3:0.7$ 、及び $1:0.6:0.4$ とした。そのリーク特性は、図14に示すように、Ti含有量が増加するほどリーク特性は劣化してしまい、Ti:80%の場合、2V
25 印加時に、 10^{-5} A/cm^2 となり、メモリ応用に適していないことが分かった。同様に疲労特性も図15に示すように、Ti含有量が増加するほど疲労特性は劣化した。またインプリント後には、図16に示すように、殆どデータが読み出せないことが分かった。

5 以上の実施例から分かるように、本実施例によるP Z T N強誘電体膜は、従来、P Z Tの本質が原因と考えられるリーク電流増大並びにインプリント特性劣化という問題を解決したばかりか、これまで、上記理由から使われてこなかった、正方晶P Z Tをメモリの種類、構造によらずにメモリ用途に用いることが可能となる。加えて、同じ理由から正方晶P Z Tが使われなかった圧電素子用途にも本材料は適用可能である。

【実施例2】

10 本実施例では、P Z T N強誘電体膜において、Nb添加量を0、5、10、20、30、40モル%と変化させて強誘電特性を比較した。全ての試料においてP b S i O₃シリケートを5モル%添加している。また、膜形成のための原料となる強誘電体膜形成用ゾルゲル溶液には、コハク酸メチルを添加してp Hを6とした。成膜フローは全て前述の図2を用いている。

図17～図19に、本実施例のP Z T N強誘電体膜を測定したヒステリシス特性を示す。

15 図17Aに示すように、Nb添加量が0の場合、リーキーなヒステリシスが得られたが、図17Bに示すように、Nb添加量が5モル%となると、絶縁性の高い良好なヒステリシス特性が得られた。

20 また、図18Aに示すように、強誘電特性は、Nb添加量が10モル%までは、殆ど変化が見られなかった。Nb添加量が0の場合も、リーキーではあるが、強誘電特性には変化が見られていない。また、図18Bに示すように、Nb添加量が20モル%の場合は、非常に角型性の良いヒステリシス特性が得られた。

しかしながら、図19A及び図19Bに示すように、Nb添加量が20モル%を超えると、ヒステリシス特性が大きく変化し、劣化していくことが確認された。

25 そこで、X線回折パターンを比較したところ図20のようであった。Nb添加量が5モル% (Z r / T i / N b = 20 / 75 / 5) の場合、(111)ピーク位置は、従来からあるNbが添加されていないP Z T膜の時と変わらないが、Nb添加量が20モル% (Z r / T i / N b = 20 / 60 / 20)、40モル% (Z r / T i / N b = 20 / 40 / 40) と増加するに従って、(111)ピークは低角側にシフトした。すなわち、P Z Tの組成はTiリッチで正方晶領域である

にもかかわらず、実際の結晶は、稜面体晶となっていることが分かる。また結晶系が変化するに従って、強誘電体特性が変化していることが分かる。

加えて、Nbを45モル%添加したところ、ヒステリシスは開かず、強誘電特性を確認できなかった（図示省略）。

- 5 また、本願発明によるPZTN膜は、非常に絶縁性が高いことは既に述べたが、ここでPZTNが絶縁体であるための条件を求めてみたところ、図21のようであった。

- すなわち、本願発明によるPZTN膜は、非常に絶縁性が高く、このことはPbの欠損量の2倍に相当する組成比で、TiサイトにNbが添加されていること
10 となる。また、ペロブスカイト結晶は図22に示されるWO₃の結晶構造からも分かるように、Aサイトイオンが100%欠損していても成り立ち、かつWO₃は結晶系が変化し易いことが知られている。

従って、PZTNの場合は、Nbを添加することで、Pb欠損量を積極的に制御して、かつ結晶系を制御していることとなる。

- 15 このことは、本実施の形態のPZTN膜が、圧電素子への応用にも非常に有効であることを示している。一般的に、PZTを圧電素子に应用する場合、Zrリッチ組成の稜面体晶領域を用いる。このとき、ZrリッチなPZTはソフト系PZTと呼ばれる。このことは文字通り、結晶が軟らかいことを意味している。例えば、インクジェットプリンターのインク吐き出しノズルにも、ソフト系PZT
20 が使われているが、あまりにもソフトであるため、あまり粘度の高いインクでは、インクの圧力に負けて押し出すことが出来ない。

- 一方で、Tiリッチな正方晶PZTはハード系PZTと呼ばれ、固くて脆いことを意味している。しかしながら、本願発明のPZTN膜ではハード系でありながら、人工的に結晶系を稜面体晶に変化させることが出来る。その上、結晶系を
25 Nbの添加量によって任意に変化させることが可能で、かつTiリッチなPZT系強誘電体膜は比誘電率が小さいため、素子を低電圧で駆動することも可能となる。

このことにより、これまで用いられることのなかった、ハード系PZTを例えば、インクジェットプリンターのインク吐き出しノズルに用いることが可能とな

る。加えて、NbはPZTに軟らかさをもたらすため、適度に硬いが、脆くないPZTを提供することが可能となる。

最後に、これまで述べたように、本実施例ではNb添加するだけでなく、Nb添加と同時に、シリケートを添加することで、結晶化温度をも低減することが出来る。

【実施例3】

本実施例では、例えば、強誘電体メモリのメモリセル部分を構成する強誘電体キャパシタや例えば、インクジェットプリンターのインク吐き出しノズル部分を構成する圧電アクチュエータの電極材料として用いられるPtやIrなどの白金系金属からなる金属膜上にPZTN膜を形成した場合における格子整合性の点からPZTN膜を用いることの有効性を検討した。白金系金属は、PZT系強誘電体膜を素子応用する場合に、強誘電体膜の結晶配向性を決める下地膜となるとともに、電極材料としても有用な材料である。しかし、両者の格子整合性が十分でないため、素子応用に関しては、強誘電体膜の疲労特性が問題となってくる。

そこで、本願発明者らは、PZT系強誘電体膜の構成元素中にNbを含ませることで、PZT系強誘電体膜と白金系金属薄膜との間の格子不整合の改善を図る技術を開発した。この場合のPZT系強誘電体膜の成膜工程を図23A～図23Cに示す。

まず、図23Aに示すように、所与の基板10を用意する。基板10としては、SOI基板上にTiO_x層が形成されたものを用いた。なお、基板10としては、公知の材料からなるものの中から好適なものを選択して用いることができる。

次に、図23Bに示すように、基板11上に例えば、スパッタ法を用いてPtからなる金属膜（第1電極）102を形成し、その後、図23Cに示すように、金属膜102上に強誘電体膜101としてPZTN膜を形成する。PZTN膜を形成するための材料としては、例えば、ゾルゲル溶液を用いることができる。より具体的には、PbZrO₃用ゾルゲル溶液、PbTiO₃用ゾルゲル溶液、およびPbNbO₃用ゾルゲル溶液を混合したものに、さらにPbNbO₃用ゾルゲル溶液を添加したものを用いる。なお、PZTN膜は、構成元素にNbを含むため、結晶化温度が高い。このため、結晶化温度を低減させるためには、PbSiO₃

用ゾルゲル溶液をさらに添加したものを用いることが好ましい。本実施例では、上記したゾルゲル混合溶液をPt金属膜102上にスピンコート法で塗布し、所定の熱処理を行って結晶化する。成膜工程のフローは、図2に示したものと同様である。

5 本実施例では、Nbの添加量を0mol%～30mol%の範囲として得られたPZTN膜について、X線回折法を用いて結晶の格子定数を測定したところ図24A及び図24Bのようであった。図24A及び図24Bによれば、Nbの添加量が多くなるほど、a軸（またはb軸）における格子定数とc軸における格子定数とが近づいていくことがわかる。また、図24A中における $V(a,b,c)$ は、
10 格子定数（a, b, c）を体積変換した指数である。また、図24A中の V/V_0 は、Nbが添加されていないPZT結晶の格子定数を体積変換した指数 V_0 に対するPZTN結晶についての $V(a,b,c)$ との比である。このように、 $V(a,b,c)$ あるいは V/V_0 の欄からも、PZTN結晶は、Nbの添加量が増加するに従って結晶格子が小さくなっていくことが確認できる。

15 そして、このようにNbを添加して形成されたPZTN膜の格子定数から、Pt金属膜の格子定数（a, b, c = 3.96）との格子不整合率を計算してNbの添加量（mol%）を横軸としてプロットしたものが図25に示される。図25によれば、PZT系強誘電体膜に対してNbが含まれることの効果は、上述した各実施例のごとく強誘電体特性が向上する効果のみならず、その格子定数をPt
20 tなどの白金系金属結晶の格子定数に近づける効果もあることが確認された。特に、Nbの添加量が5mol%以上の領域では、その効果が顕著に表れることが確認された。

従って、本発明の手法を用いれば、電極材である金属膜と強誘電体膜との間の格子不整合が軽減され、例えば、Nbの添加量が30mol%では、格子不整合
25 率が2%程度まで改善されることが確認された。これは、PZTNの結晶構造において、BサイトのTi原子を置換したNb原子がO原子との間でイオン結合性と共有結合性とを併せ持つ強い結合が生じ、その結合力が結晶格子を圧縮する方向に働いて、格子定数が小さくなる方向に変化していったものと考えられる。

また、Ptなどの白金系金属は化学的に安定な物質であって、強誘電体メモリ

や圧電アクチュエータの電極材料としては好適であり、本実施例の手法によれば、このP t 金属膜上に直接P Z T N膜を形成しても、格子不整合を従来よりも緩和させることができるとともに、界面特性を向上させることができる。従って、本実施例の手法は、P Z T系強誘電体膜の疲労劣化を軽減することができ、強誘電体メモリや圧電アクチュエータなどへの素子応用にも適しているといえる。

(参考例)

本例ではP b Z r _{0.4} T i _{0.6} O₃強誘電体膜を作製した。

従来の方法では、20%程度P bを過剰に含む溶液を用いるが、これは、揮発P bの抑制及び結晶化温度低減のためである。しかしながら、出来た薄膜で過剰P bが、どのようなになっているかは不明であり、本来ならば最小限のP b過剰量で抑えるべきである。

そこで、過剰P bが0、5、10、15、20%である10重量%濃度のP b Z r _{0.4} T i _{0.6} O₃形成用ゾルゲル溶液(溶媒:n-ブタノール)を用い、更に10重量%濃度のP b S i O₃形成用ゾルゲル溶液(溶媒:n-ブタノール)を、それぞれ1モル%添加して、図26に示すステップS T 20～ステップS T 25の各工程を行い、200nmのP b Z r _{0.4} T i _{0.6} O₃強誘電体膜を形成した。この時の表面モフォロジーは図27A～図27Cに示すようであり、XRDパターンは図28A～図28Cに示すようであった。

従来は20%程度過剰なP bが必要であったが、5%過剰のP bで十分に結晶化が進行していることが示された。このことは、わずか1モル%のP b S i O₃触媒が、P Z Tの結晶化温度を下げたために、過剰P bは殆どいらなことを示している。以降、P Z T、P b T i O₃、及びP b Z r T i O₃形成用溶液としては、全て5%P b過剰溶液を用いている。

次に、10重量%濃度のP b Z r O₃形成用ゾルゲル溶液(溶媒:n-ブタノール)及び10重量%濃度のP b T i O₃形成用ゾルゲル溶液(溶媒:n-ブタノール)を4:6の割合で混合した溶液に10重量%濃度のP b S i O₃形成用ゾルゲル溶液(溶媒:n-ブタノール)を、1モル%添加した混合溶液を用いて図2のフローにしたがって、200nm-P b Z r _{0.4} T i _{0.6} O₃強誘電体膜を作製した。

この時の、ヒステリシス特性は、図29A及び図29Bに示すように、角型性の良好なものであった。しかしながら、同時にリーキーであることがわかった。

また、比較のために、従来の方で、前述の図26のフローを用いて、10重量%濃度の $PbZr_{0.4}Ti_{0.6}O_3$ 形成用ゾルゲル溶液(溶媒:n-ブタノール)に10重量%濃度の $PbSiO_3$ 形成用ゾルゲル溶液(溶媒:n-ブタノール)を、1モル%添加した混合溶液を用いて、200nm- $PbZr_{0.4}Ti_{0.6}O_3$ 強誘電体薄膜を作製した。この時、ヒステリシス特性は、図30に示すように、あまり良好なヒステリシスはえられなかった。

そこで、それぞれの強誘電体膜を用いて脱ガス分析を行ったところ、図31A及び図31Bのようであった。

図31Aに示すように、PZTゾルゲル溶液で作製した従来の強誘電体膜は、室温から1000℃までの温度上昇に対して、常にHやCに纏わる脱ガスが確認された。

一方、図31Bに示すように、10重量%濃度の $PbZrO_3$ 形成用ゾルゲル溶液(溶媒:n-ブタノール)及び10重量%濃度の $PbTiO_3$ 形成用ゾルゲル溶液(溶媒:n-ブタノール)を4:6の割合で混合した溶液を用いた本願発明による強誘電体膜の場合は、分解するまで殆ど脱ガスが見られないことが判った。

このことは、10重量%濃度の $PbZrO_3$ 形成用ゾルゲル溶液(溶媒:n-ブタノール)及び10重量%濃度の $PbTiO_3$ 形成用ゾルゲル溶液(溶媒:n-ブタノール)を4:6の割合で混合した溶液を用いることで、初めに混合溶液中の10重量%濃度の $PbTiO_3$ 形成用ゾルゲル溶液(溶媒:n-ブタノール)によりPt上で $PbTiO_3$ が結晶化し、これが結晶初期核となり、またPtとPZTとの格子ミスマッチを解消し、PZTが容易に結晶化したものと思われた。かつ、混合溶液を用いることで、 $PbTiO_3$ とPZTが良好な界面で連続して形成され、良好なヒステリシスの角型性へと繋がったものと考えられる。

2. 強誘電体キャパシタの製造方法

図32A～図32Cは、本発明の実施の形態に係る強誘電体キャパシタの製造工程の一例を模式的に示す断面図である。

(1) まず、図32Aに示すように、所与の基体110上に下部電極102、

強誘電体膜101、上部電極103を順次積層して形成する。

基体110としては、例えば、半導体基板、樹脂基板など強誘電体キャパシタの用途に応じて好適なものを任意に採用することができ、特に限定されない。

下部電極102および上部電極103としては、例えば、Pt、Ir、Ru等の貴金属単体または前記貴金属を主体とした複合材料からなるものを採用することができる。また、下部電極102および上部電極103は、例えば、スパッタ法や蒸着法など公知の成膜方法を用いて形成することができる。また、下部電極102及び上部電極103に強誘電体の構成元素が拡散すると電極と強誘電体膜101との界面部に組成ずれを起こしヒステリシスの角型性が低下するため、下部電極102及び上部電極103には強誘電体の構成元素が拡散しない程度の緻密性があることが望まれる。そこで、下部電極102及び上部電極103の緻密性を上げるために、質量の重いガスでスパッタ成膜する方法や、Y、La等の酸化物を貴金属電極中に分散させる等の方法を採用することができる。

強誘電体膜101は、Pb、Zr、Ti、およびNbを構成元素として含む、
15 いわゆるPZTN複合酸化物である。また、強誘電体膜101は、Pb、Zr、Ti、Nbを含むゾルゲル溶液を例えば、スピンコート法などを用いて下部電極102上に塗布することにより形成することができる。かかるゾルゲル溶液としては、Pb及びZrによる $PbZrO_3$ ペロブスカイト結晶を形成するために縮重合体をn-ブタノール等の溶媒に無水状態で溶解した第1のゾルゲル溶液、P
20 ZTN強誘電体相の構成金属元素のうち、Pb及びTiによる $PbTiO_3$ ペロブスカイト結晶を形成するために縮重合体をn-ブタノール等の溶媒に無水状態で溶解した第2のゾルゲル溶液、およびPZTN強誘電体相の構成金属元素のうち、Pb及びNbによる $PbNbO_3$ ペロブスカイト結晶を形成するために縮重合体をn-ブタノール等の溶媒に無水状態で溶解した第3のゾルゲル溶液を混合
25 したものを用いることができる。さらに、強誘電体膜101を形成する際には、PZTN複合酸化物の結晶化温度を低くするために、シリケートやゲルマネートを含むゾルゲル溶液を添加してもよい。具体的には、例えば、 $PbSiO_3$ 結晶を形成するために縮重合体をn-ブタノール等の溶媒に無水状態で溶解した第4のゾルゲル溶液を例えば、1モル%以上5モル%未満で上記混合ゾルゲル溶液中

に更に添加することができる。かかる第4のゾルゲル溶液を混合することにより、Nbが構成元素に含まれることにより結晶化温度が高くなるPZTN複合酸化物の結晶化温度を700℃以下の素子化可能な温度範囲で結晶化させることが可能となる。

5 また、強誘電体膜101は、かかる塗布膜に対して酸化雰囲気中でPZTN複合酸化物が結晶化しない温度（例えば、400℃以下）で仮熱処理を行い、PZTN複合酸化物をアモルファス状態としておくことが好ましい。これにより、強誘電体膜101がアモルファス状態であることで粒界の存在しない状態となり、構成元素の拡散を防止しつつ後述する工程を進めることができる。また、この仮熱処理を酸化雰囲気中で行うことは、後述する保護膜形成後にPZTN複合酸化物を結晶化させるために必要な酸素成分を強誘電体膜101の中に導入する役割もある。

15 (2) 次に、図32Bに示すように、下部電極102、強誘電体膜101、および上部電極103をエッチングして所望の形状に加工し、これらを被覆するように、SiO₂（酸化シリコン）膜からなる保護膜104を形成する。このとき保護膜104は、トリメチルシラン（TMS）を用いてCVD法により形成することができる。トリメチルシラン（TMS）は、酸化シリコン膜の形成に一般的に用いられているテトラメチルオルトシリケート（TEOS）に比べて、CVDプロセス中の発生水素量が少ない。このため、トリメチルシラン（TMS）を用い
20 れば、強誘電体膜101への還元反応によるプロセスダメージを低減させることができる。また、トリメチルシラン（TMS）を用いた保護膜104の形成プロセスは、TEOSを用いた形成プロセス（形成温度400℃以上）に比べて低温（室温～350℃）で行うことができるため、(1)の工程において、強誘電体膜101をアモルファス状態とした場合、かかる保護膜104の形成工程で発生する熱等によりPZTN複合酸化物が結晶化するのを防ぎ、アモルファス状態
25 のまま維持することができる。

30 (3) 次に、図32Cに示すように、強誘電体膜101を構成するPZTN複合酸化物を結晶化するための熱処理を行い、PZTN強誘電体結晶膜101aを有する強誘電体キャパシタを得ることができる。この熱処理では、酸素雰囲気下

のみならず、例えば、 Ar や N_2 などの非酸化ガス雰囲気下あるいは大気中での熱処理によってもPZTN複合酸化物を結晶化することができる。

ここで、本実施の形態の製造方法を適用してPt下部電極、PZTN強誘電体膜、Pt上部電極からなる強誘電体キャパシタ上にTMSを用いた SiO_2 保護膜を形成したものについて、かかる SiO_2 保護膜形成後にPZTN強誘電体を酸素雰囲気中および大気中で熱処理を行って結晶化した場合についてのキャパシタのヒステリシス特性を測定した結果を図33A及び図33Bに示す。図33Aは、酸素雰囲気中で熱処理を行った場合を示し、図33Bは、大気中で熱処理を行った場合を示す。図33A及び図33Bによれば、酸素雰囲気中及び大気中のいずれの雰囲気下で熱処理を行った場合にも、耐水素用のバリア膜が形成されていないにもかかわらず角型性の良好なヒステリシス特性が得られた。これは、強誘電体膜30が形成時において酸化雰囲気下で仮熱処理を施されているので結晶化に必要な酸素が予め膜中に導入されているためである。すなわち、本実施の形態の製造方法では、強誘電体の結晶化を熱処理の雰囲気依存することなく行うことができる。さらに、結晶化のための熱処理を非酸化ガス雰囲気下で行う場合は、後述する強誘電体メモリの製造方法に適用した場合などに、キャパシタ以外の周辺部材（例えば、金属配線）に対して高温熱処理による酸化ダメージを与えることを防止することができる。なお、かかる工程におけるPZTN複合酸化物の結晶化のための熱処理は、雰囲気中のガス種の依存性が少ないため、上部電極103を外部と接続するための金属配線を形成するためのコンタクトホールを保護膜104に形成した後に行ってもよい。

また、本実施の形態の製造方法を適用したPt下部電極、PZTN強誘電体膜、Pt上部電極からなる強誘電体キャパシタ上にTMSを用いた SiO_2 保護膜を形成し、かかる SiO_2 保護膜形成後にPZTN強誘電体を結晶化したものについて、 SiO_2 保護膜の形成温度を室温、125℃、200℃とした場合のヒステリシス特性、および比較例として SiO_2 保護膜を形成せずにPZTN強誘電体膜を結晶化した場合のヒステリシス特性を測定し、その残留分極量2Prの値の変化を計測した結果を図34に示す。図34によれば、 SiO_2 保護膜を室温、125℃、200℃のいずれの温度で形成しても残留分極量2Prに変化は見ら

れず、 SiO_2 保護膜を形成した場合となんら遜色ない値が得られることが確認された。すなわち、本実施の形態の製造方法では、仮に保護膜104の形成時において強誘電体膜101がプロセス中に発生した水素によるダメージを受けていたとしても、その後にPZTN複合酸化物の結晶化のための熱処理が行われることで、かかるダメージを回復しつつPZTN複合酸化物が結晶化されるので、従来においては必要であった強誘電体膜101を還元反応から保護するためのバリア膜の形成プロセスを省略することができ、生産性の向上および生産コストの低減を図ることができる。

3. 強誘電体メモリ

10 図35A及び図35Bは、本発明の実施形態における、単純マトリクス型の強誘電体メモリ装置300の構成を示した図である。図35Aはその平面図、図35Bは図35AのA-A線に沿った断面図である。強誘電体メモリ装置300は、図35A及び図35Bに示すように、基板308上に形成された所定の数配列されたワード線301～303と、所定の数配列されたビット線304～306と
15 を有する。ワード線301～303とビット線304～306との間には、上記実施の形態において説明したPZTNからなる強誘電体膜307が挿入され、ワード線301～303とビット線304～306との交差領域に強誘電体キャパシタが形成される。

この単純マトリクスにより構成されるメモリセルを配列した強誘電体メモリ装置300において、ワード線301～303とビット線304～306との交差領域に形成される強誘電体キャパシタへの書き込みと読み出しは、図示しない周辺の駆動回路や読み出し用の増幅回路等(これらを「周辺回路」と称す)により行う。この周辺回路は、メモリセルアレイと別の基板上にMOSトランジスタにより形成して、ワード線301～303及びビット線304～306に接続するよう
20 うにしてもよいし、あるいは基板308に単結晶シリコン基板を用いることにより、周辺回路をメモリセルアレイと同一基板上に集積化することも可能である。

25 図36は、本実施の形態における、メモリセルアレイが周辺回路と共に同一基板上に集積化されている強誘電体メモリ装置300の一例を示す断面図である。

図36において、単結晶シリコン基板401上にMOSトランジスタ402が形成され、このトランジスタ形成領域が周辺回路部となる。MOSトランジスタ402は、単結晶シリコン基板401、ソース・ドレイン領域405、ゲート絶縁膜403、およびゲート電極404により構成される。

- 5 また、強誘電体メモリ装置300は、素子分離用酸化膜406、第1の層間絶縁膜407、第1の配線層408、および第2の層間絶縁膜409を有する。

また、強誘電体メモリ装置300は、強誘電体キャパシタ420からなるメモリセルアレイを有し、強誘電体メモリ420は、ワード線またはビット線となる下部電極(第1電極または第2電極)410、強誘電体相と常誘電体相とを含む
10 強誘電体膜411、および強誘電体膜411の上に形成されてビット線またはワード線となる上部電極(第2電極または第1電極)412から構成される。

さらに、強誘電体メモリ装置300は、強誘電体キャパシタ420の上に第3の層間絶縁膜413を有し、第2の配線層414により、メモリセルアレイと周辺回路部が接続される。なお、強誘電体メモリ装置300において、第3の層間
15 絶縁膜413と第2の配線層414との上には保護膜415が形成されている。

以上の構成を有する強誘電体メモリ装置300によれば、メモリセルアレイと周辺回路部とを同一基板上に集積することができる。なお、図36に示される強誘電体メモリ装置300は、周辺回路部上にメモリセルアレイが形成されている構成であるが、もちろん、周辺回路部上にメモリセルアレイが配置されず、メモリセルアレイは周辺回路部と平面的に接しているような構成としてもよい。
20

本実施の形態で用いられる強誘電体キャパシタ420は、上記実施の形態に係るPZTNから構成されるため、ヒステリシスの角形性が非常に良く、安定なデイスターブ特性を有する。さらに、この強誘電体キャパシタ420は、プロセス温度の低温化により周辺回路等や他の素子へのダメージが少なく、またプロセス
25 ダメージ(特に水素の還元)が少ないので、ダメージによるヒステリシスの劣化を抑えることができる。したがって、かかる強誘電体キャパシタ420を用いることで、単純マトリクス型強誘電体メモリ装置300の実用化が可能になる。

また図37Aには、変形例として1T1C型強誘電体メモリ装置500の構造図を示す。図37Bは、強誘電体メモリ装置500の等価回路図である。

強誘電体メモリ装置500は、図37Aに示すように、下部電極501、プレート線に接続される上部電極502、および本実施の形態のPZTN強誘電体を適用した強誘電体膜503からなるキャパシタ504(1C)と、ソース/ドレイン電極の一方がデータ線505に接続され、ワード線に接続されるゲート電極506を有するスイッチ用のトランジスタ素子507(1T)からなるDRAMに良く似た構造のメモリ素子である。1T1C型のメモリは書き込み及び読み出しが100ns以下と高速で行うことが出来、かつ書き込んだデータは不揮発であるため、SRAMの置き換え等に有望である。

4. 強誘電体メモリの製造方法

以下では、“2. 強誘電体キャパシタの製造方法”の欄で説明した製造方法を強誘電体メモリの製造方法に適用した場合について説明する。

図38A～図38Cは、本発明の実施の形態に係る強誘電体メモリの製造工程の一例を模式的に示す断面図である。

本実施の形態では、まず図38Aに示すように、基体110の上に強誘電体キャパシタ100の下部電極102、PZTN強誘電体膜101、上部電極103を順次形成する。このときPZTN強誘電体膜101は、酸化雰囲気中で仮熱処理が施されてアモルファス状態とされている。なお、基体110としては、例えば、図38Aに示すように、半導体基板111の上にセル選択用のトランジスタ116が形成されたものを用いることができる。このトランジスタ116は、ソース/ドレイン113、ゲート酸化膜114、ゲート電極115を有することができる。また、トランジスタ116の一方のソース/ドレイン113の上には、例えば、タンゲステンなどからなるプラグ電極117を形成しておき、強誘電体キャパシタ100の下部電極102と接続可能に形成したスタック構造を採用することができる。また、基体110内においては、トランジスタ116はセル間で素子分離領域112によりセルごとに分離されており、トランジスタ116の上部には、例えば、酸化膜などからなる層間絶縁膜118を有することができる。

次に、本実施の形態の製造工程では、図38Bに示すように、強誘電体キャパシタ100を所望の大きさ及び形状にパターンニングする。ついで、強誘電体キャパシタ100を被覆するようにトリメチルシラン(TMS)を用いてSiO₂保

5 保護膜 104 を形成し、これに外部接続用のコンタクトホール 105 を形成した後
に、熱処理を行い、PZTN 強誘電体を結晶化し、PZTN 強誘電体膜 101a
を形成する。PZTN 強誘電体の結晶化に際しては、結晶化するための熱処理を
非酸化雰囲気中で行うことができる。このようにすれば、強誘電体キャパシタ 1
00 以外の周辺部材（例えば、金属配線）などに対して高温熱処理による酸化ダ
メージを与えることを防止することができる。

そして、最終的には、図 38C に示すように、SiO₂ 保護膜 104 にトラン
ジスタ 116 を外部と接続するためのコンタクトホールを形成し、金属配線層 1
91、192 を形成することにより強誘電体メモリを得る。本実施の形態の製造
10 工程によれば、従来においては必要であった強誘電体膜 101 を還元反応から保
護するためのバリア膜の形成プロセスを省略することができ、生産性の向上およ
び生産コストの低減を図ることができる。また、かかるバリア膜の形成プロセス
を省略しても角型性の良いヒステリシス特性を有する強誘電体キャパシタ 100
を形成することができるため、優れた特性の強誘電体メモリを得ることができる。

15 なお、上記においては、いわゆる 1T1C 型の強誘電体メモリの製造工程につ
いて説明したが、本実施の形態の強誘電体キャパシタの製造方法は、この他に、
いわゆる 2T2C 型や単純マトリクス型（クロスポイント型）などの各種のセル
方式を用いた強誘電体メモリの製造工程にも適用することが可能である。

5. 圧電素子およびインクジェット式記録ヘッド

20 以下に、本発明の実施形態における、インクジェット式記録ヘッドについて詳
細に説明する。

インク滴を吐出するノズル開口と連通する圧力発生室の一部を振動板で構成し、
この振動板を圧電素子により変形させて圧力発生室のインクを加圧してノズル開
口からインク滴を吐出させるインクジェット式記録ヘッドには、圧電素子の軸方
25 向に伸長、収縮する縦振動モードの圧電アクチュエータを使用したものと、たわ
み振動モードの圧電アクチュエータを使用したものの 2 種類が実用化されている。

そして、たわみ振動モードのアクチュエータを使用したものとしては、例えば、
振動板の表面全体に互って成膜技術により均一な圧電体層を形成し、この圧電体
層をリソグラフィ法により圧力発生室に対応する形状に切り分けて各圧力発生室

毎に独立するように圧電素子を形成したものが知られている。

図 3 9 は、本発明の一実施形態に係るインクジェット式記録ヘッドの概略を示す分解斜視図であり、図 4 0 は、図 3 9 の平面図及び A-A' 断面図であり、図 4 1 は、圧電素子 7 0 0 の層構造を示す概略図である。図示するように、流路形成基板 1 0 は、本実施形態では面方位 (1 1 0) のシリコン単結晶基板からなり、その一方の面には予め熱酸化により形成した二酸化シリコンからなる、厚さ 1 ~ 2 μm の弾性膜 5 0 が形成されている。流路形成基板 1 0 には、複数の圧力発生室 1 2 がその幅方向に並設されている。また、流路形成基板 1 0 の圧力発生室 1 2 の長手方向外側の領域には連通部 1 3 が形成され、連通部 1 3 と各圧力発生室 1 2 とが、各圧力発生室 1 2 毎に設けられたインク供給路 1 4 を介して連通されている。なお、連通部 1 3 は、後述する封止基板 3 0 のリザーバ部 3 2 と連通して各圧力発生室 1 2 の共通のインク室となるリザーバ 8 0 0 の一部を構成する。インク供給路 1 4 は、圧力発生室 1 2 よりも狭い幅で形成されており、連通部 1 3 から圧力発生室 1 2 に流入するインクの流路抵抗を一定に保持している。

また、流路形成基板 1 0 の開口面側には、各圧力発生室 1 2 のインク供給路 1 4 とは反対側の端部近傍に連通するノズル開口 2 1 が穿設されたノズルプレート 2 0 が接着剤や熱溶着フィルム等を介して固着されている。

一方、このような流路形成基板 1 0 の開口面とは反対側には、上述したように、厚さが例えば約 1 . 0 μm の弾性膜 5 0 が形成され、この弾性膜 5 0 上には、厚さが例えば、約 0 . 4 μm の絶縁体膜 5 5 が形成されている。さらに、この絶縁体膜 5 5 上には、厚さが例えば、約 0 . 2 μm の下電極膜 6 0 と、厚さが例えば、約 1 . 0 μm の圧電体層 7 0 と、厚さが例えば、約 0 . 0 5 μm の上電極膜 8 0 とが、後述するプロセスで積層形成されて、圧電素子 7 0 0 を構成している。ここで、圧電素子 7 0 0 は、下電極膜 6 0、圧電体層 7 0 及び上電極膜 8 0 を含む部分をいう。一般的には、圧電素子 3 0 0 の何れか一方の電極を共通電極とし、他方の電極及び圧電体層 7 0 を各圧力発生室 1 2 毎にバターニングして構成する。そして、ここではバターニングされた何れか一方の電極及び圧電体層 7 0 から構成され、両電極への電圧の印加により圧電歪みが生じる部分を圧電体能動部という。本実施形態では、下電極膜 6 0 は圧電素子 7 0 0 の共通電極とし、上電極膜

80を圧電素子700の個別電極としているが、駆動回路や配線の都合でこれを逆にしても支障はない。何れの場合においても、各圧力発生室毎に圧電体能動部が形成されていることになる。また、ここでは、圧電素子700と当該圧電素子700の駆動により変位が生じる振動板とを合わせて圧電アクチュエータと称する。なお、圧電体層70は、各圧力発生室12毎に独立して設けられ、図40に示すように、複数層の強誘電体膜71（71a～71f）で構成されている。

インクジェット式記録ヘッドは、インクカートリッジ等と連通するインク流路を具備する記録ヘッドユニットの一部を構成して、インクジェット式記録装置に搭載される。図42は、そのインクジェット式記録装置の一例を示す概略図である。図42に示すように、インクジェット式記録ヘッドを有する記録ヘッドユニット1A及び1Bは、インク供給手段を構成するカートリッジ2A及び2Bが着脱可能に設けられ、この記録ヘッドユニット1A及び1Bを搭載したキャリッジ3は、装置本体4に取り付けられたキャリッジ軸5に軸方向移動自在に設けられている。この記録ヘッドユニット1A及び1Bは、例えば、それぞれブラックインク組成物及びカラーインク組成物を吐出するものとしている。そして、駆動モータ6の駆動力が図示しない複数の歯車およびタイミングベルト7を介してキャリッジ3に伝達されることで、記録ヘッドユニット1A及び1Bを搭載したキャリッジ3はキャリッジ軸5に沿って移動される。一方、装置本体4にはキャリッジ軸5に沿ってプラテン8が設けられており、図示しない給紙ローラなどにより給紙された紙等の記録媒体である記録シートSがプラテン8上に搬送されるようになっている。

なお、液体噴射ヘッドとしてインクを吐出するインクジェット式記録ヘッドを一例として説明したが、本発明は、圧電素子を用いた液体噴射ヘッド及び液体噴射装置全般を対象としたものである。液体噴射ヘッドとしては、例えば、プリンタ等の画像記録装置に用いられる記録ヘッド、液晶ディスプレイ等のカラーフィルタの製造に用いられる色材噴射ヘッド、有機ELディスプレイ、FED（面発光ディスプレイ）等の電極形成に用いられる電極材料噴射ヘッド、バイオチップ製造に用いられる生体有機物噴射ヘッド等を挙げることができる。

本実施の形態の圧電素子は、上記実施の形態に係るPZTN膜を圧電体層に用

いるため、次の効果が得られる。

(1) 圧電体層中の共有結合性が向上するため、圧電定数を向上させることができる。

5 (2) 圧電体層中のPbOの欠損を抑えることができるため、圧電体層の電極との界面における異相の発生が抑制されて電界が加わり易くなり、圧電素子としての効率を向上させることができる。

(3) 圧電体層のリーク電流が抑えられるため、圧電体層を薄膜化することができる。

10 また、本実施の形態の液体噴射ヘッド及び液体噴射装置は、上記の圧電体層を含む圧電素子を用いるため、特に次の効果が得られる。

(4) 圧電体層の疲労劣化を軽減することができるため、圧電体層の変位量の経時変化を抑えて、信頼性を向上させることができる。

15 以上に、本発明に好適な実施の形態について説明してきたが、本発明は上述したものに限られず、発明の要旨の範囲内で各種の変形態様により実施することができる。

20 例えば、強誘電体膜101には、PZTに対してNbに代えてTa、W、V、Moを添加物質として加えても同等の効果を有する。また、Mnを添加物質として用いてもNbに準じた効果を有する。また、同様の考え方で、Pb抜けを防止するために、+3価以上の元素でPbを置換することも考えられ、これらの候補として、La、Ce、Pr、Nd、Pm、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、Yb及びLuなどのランタノイド系が挙げられる。加えて、結晶化を促進する添加剤として、シリケート(Si)ではなくゲルマネート(Ge)を用いることもできる。図43Aに、PZTに対してNbに代えて10モル%のTaを添加物質として用いた場合のヒステリシス特性を示す。また、図43Bに、
25 PZTに対してNbに代えて10モル%のWを添加物質として用いた場合のヒステリシス特性を示す。Taを用いた場合にもNb添加と同等の効果が得られることが分かる。また、Wを用いた場合にも絶縁性の良好なヒステリシス特性が得られる点でNb添加と同等の効果があることが分かる。

What is claimed is:

1. $AB_{1-x}Nb_xO_3$ の一般式で示され、
A元素は、少なくともPbからなり、
5 B元素は、Zr、Ti、V、W、Hf及びTaのうち、少なくとも一つ以上からなり、
0. $0.5 \leq x < 1$ の範囲でNbを含む、強誘電体膜。
2. 請求項1において、
10 A元素は、 $Pb_{1-y}Ln_y$ からなり、
Lnは、La、Ce、Pr、Nd、Pm、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、Yb及びLuのうち、少なくとも一つ以上からなり、かつ $0 < y \leq 0.2$ の範囲である、強誘電体膜。
- 15 3. $(Pb_{1-y}A_y)(B_{1-x}Nb_x)O_3$ の一般式で示され、
A元素は、La、Ce、Pr、Nd、Pm、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、Yb及びLuのうち、少なくとも一つ以上からなり、
B元素は、Zr、Ti、V、W、Hf及びTaのうち、一つ以上からなり、
0. $0.5 \leq x < 1$ の範囲でNbを含む、強誘電体膜。
- 20 4. 請求項1及び3のいずれかにおいて、
0. $1 \leq x \leq 0.3$ の範囲でNbを含む、強誘電体膜。
5. PZT系強誘電体膜において、
25 Zr組成よりもTi組成が多く、かつTi組成のうち、2.5モル%以上40モル%以下をNbに置換した、強誘電体膜。
6. 請求項5において、

Ti 組成のうち、10モル%以上30モル%以下をNbに置換した、強誘電体膜。

7. 請求項5において、

- 5 前記PZT系強誘電体膜は、正方晶系および稜面体晶系の少なくとも一方の結晶構造を有する、強誘電体膜。

8. 請求項5において、

0. 5モル%以上のSi 或いはSi 及びGeを含む、強誘電体膜。

10

9. 請求項5において、

0. 5モル%以上、5モル%未満のSi 或いはSi 及びGeを含む、強誘電体膜。

- 15 10. ABO_3 の一般式で表され、Aサイトの構成元素としてPbを含み、Bサイトの構成元素として少なくともZrおよびTiを含むPZT系強誘電体膜において、AサイトのPb欠損量が前記 ABO_3 の化学量論的組成に対して多くとも20モル%以下である、強誘電体膜。

- 20 11. 請求項10において、

前記AサイトのPb欠損量の2倍に相当する組成比でBサイトにNbを含む、強誘電体膜。

12. 請求項10において、

- 25 BサイトにおけるTi 組成がZr 組成よりも高く、かつ稜面体晶系の結晶構造を有する、強誘電体膜。

13. 請求項5において、

ゾルゲル溶液を用いて形成される、強誘電体膜。

14. 請求項13に記載された強誘電体膜の製造方法であって、

前記ゾルゲル溶液として、少なくとも PbZrO_3 用ゾルゲル溶液、 PbTiO_3 用ゾルゲル溶液、および PbNbO_3 用ゾルゲル溶液を混合したものを用いる、

5 強誘電体膜の製造方法。

15. 請求項14において、

前記ゾルゲル溶液として、さらに PbSiO_3 用ゾルゲル溶液を混合したものを用いる、強誘電体膜の製造方法。

10

16. 請求項10～12のいずれかに記載された強誘電体膜の製造方法であって、

Aサイトの構成元素であるPbの化学量論的組成を1とした場合に、Pbが0.9～1.2の範囲で含まれるゾルゲル溶液を用いて形成する、強誘電体膜の製造方法。

15

17. 請求項14及び16のいずれかにおいて、

前記PZT系強誘電体膜を、白金系金属からなる金属膜上に形成することを含む、強誘電体膜の製造方法。

20 18. 請求項17において、

前記白金系金属は、PtおよびIrの少なくともいずれか一つである、強誘電体膜の製造方法。

19. 所与の基体上に下部電極を形成すること、

25 前記下部電極上にPb、Zr、Ti、およびNbを構成元素として含むPZTN複合酸化物からなる強誘電体膜を形成すること、

前記強誘電体膜の上に上部電極を形成すること、

前記下部電極、強誘電体膜、および上部電極を被覆するように保護膜を形成すること、

少なくとも前記保護膜を形成した後に、前記P Z T N複合酸化物を結晶化するための熱処理を行うこと、

を含む、強誘電体キャパシタの製造方法。

5 20. 請求項19において、

前記強誘電体膜は、形成時に酸化雰囲気下で仮熱処理が施され、前記P Z T N複合酸化物を結晶化するための熱処理が行われるまでアモルファス状態とされている、強誘電体キャパシタの製造方法。

10 21. 請求項19において、

前記保護膜は、酸化シリコン膜であって、トリメチルシランを用いて形成される、強誘電体キャパシタの製造方法。

22. 請求項19において、

15 前記P Z T N複合酸化物を結晶化するための熱処理を非酸化雰囲気中で行う、強誘電体キャパシタの製造方法。

23. 請求項19～22のいずれかに記載された製造方法を用いて形成される、強誘電体キャパシタ。

20

24. 請求項1～13記載の強誘電体膜または請求項23記載の強誘電体キャパシタを含む、強誘電体メモリ。

25 25. 請求項1～13に記載の強誘電体膜または請求項23記載の強誘電体キャパシタを含む、圧電素子。

26. 請求項1～13に記載の強誘電体膜または請求項23記載の強誘電体キャパシタを含む、半導体素子。

ABSTRACT OF THE DISCLOSURE

$AB_{1-x}Nb_xO_3$ の一般式で示される酸化物から形成されている強誘電体膜である。A元素は、少なくともPbからなり、B元素は、Zr、Ti、V、W、
5 Hf及びTaのうち、少なくとも一つ以上からなる。さらに、この強誘電体膜は、
0.05 ≤ x < 1の範囲でNbを含む。この強誘電体膜は、1T1C、2T2C
及び単純マトリクス型強誘電体メモリのいずれにも使用可能である。